

## NvDEx 实验读出电子学 ASIC 研究进展

Thursday, 9 May 2024 18:00 (20 minutes)

NvDEx(No Neutrino Double-beta-decay Experiment) 是基于高压气体时间投影室 (TPC) 新型无雪崩放大电荷测量技术来寻找六氟化硒无中微子双贝塔衰变现象的实验。位于端盖的前端读出电子学平面是实验成败的关键与核心部分。前端电子学相关 ASIC 主要包含用于电荷收集与测量的 CSA 芯片 Topmetal-S, 以及用于波形数字化及数据传输的模数混合芯片 DROC (Digitizing and Readout Controller)。Topmetal-S 需要实现等效输入噪声电荷 (ENC) 小于 45 个电子, 且满足单节点所需支持的电荷量的动态范围。DROC 芯片则包含基于 Sigma-Delta 结构的低速高精度模数转换器 (ADC), 芯片间数据互传的接口, 以及对 Topmetal-S 进行配置的慢控接口。本报告将介绍该实验读出电子学对芯片的设计需求, 并基于此着重介绍 DROC 芯片的设计方法与仿真验证。同时将简单介绍 Topmetal-S 设计迭代与测试结果。

### Collaboration (if any)

**Primary author:** CHEN, Long (华中师范大学)

**Co-authors:** CHEN, Kai (Central China Normal University); YANG, Yichen; HE, Ziyi (华中师范大学)

**Presenter:** CHEN, Long (华中师范大学)

**Session Classification:** 15 - 电子学

**Track Classification:** 15 - 电子学